

(19)日本国特許庁 (J P) (12) 公 開 特 許 公 報 (A) (11)特許出願公開番号
特開2002-343800
(P2002-343800A)
(43)公開日 平成14年11月29日 (2002. 11. 29)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト*(参考)
H 0 1 L	21/322	H 0 1 L 21/322	Y 5 F 0 3 2
	21/316	21/316	S 5 F 0 5 8
	21/76	27/12	E
	27/12	21/76	R

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21)出願番号	特願2001-149807(P2001-149807)	(71)出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22)出願日	平成13年5月18日(2001.5.18)	(72)発明者	高橋 英樹 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(72)発明者	金田 寛 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(74)代理人	100105337 弁理士 眞鍋 潔 (外3名)

最終頁に続く

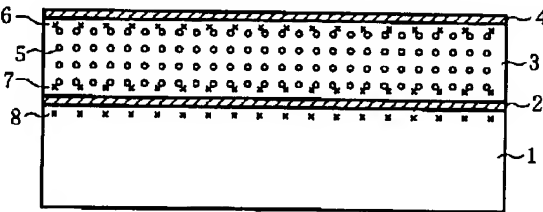
(54)【発明の名称】 シリコン半導体装置及びその製造方法

(57)【要約】

【課題】 シリコン半導体装置及びその製造方法に関し、1000℃以下の低温処理工程のみで、デバイス特性の劣化を防止する。

【解決手段】 シリコン層3中の空孔集合体欠陥5を1×10⁴ 個/cm² 以上にするとともに、少なくとも、表面酸化膜4／シリコン層3の界面の界面欠陥6を1×10¹¹ 個/cm² 以下にする。

本発明の原理的構成の説明図



- 1：シリコン基板
2：埋込酸化膜
3：シリコン層
4：表面酸化膜
- 5：空孔集合体欠陥
6：界面欠陥
7：界面欠陥
8：界面欠陥

【特許請求の範囲】

【請求項1】 シリコン層中に空孔集合体欠陥を 1×10^4 個/ cm^2 以上有するとともに、少なくとも、表面酸化膜と前記シリコン層の界面の界面欠陥が、 1×10^{11} 個/ cm^2 以下であることを特徴とするシリコン半導体装置。

【請求項2】 シリコン層の表面に表面酸化膜を形成したのち、前記表面酸化処理温度から 40°C /秒以上の冷却速度で冷却する工程を有することを特徴とするシリコン半導体装置の製造方法。

【請求項3】 上記の表面酸化膜の形成雰囲気が、乾燥酸素、酸素と水素の混合ガス、或いは、酸素と窒素の混合ガスのいずれか1つの雰囲気であることを特徴とする請求項2記載のシリコン半導体装置の製造方法。

【請求項4】 シリコン層の表面に表面酸化膜を形成し、次いで、非酸化性雰囲気中で熱処理を行ったのち、前記熱処理温度から 40°C /秒以上の冷却速度で冷却する工程を有することを特徴とするシリコン半導体装置の製造方法。

【請求項5】 上記熱処理雰囲気が、重水素、水素、重水素と窒素の混合ガス、或いは、水素と窒素の混合ガスのいずれか1つの雰囲気であることを特徴とする請求項4記載のシリコン半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はシリコン半導体装置及びその製造方法に関するものであり、特に、SOI (Silicon on Insulator) ウェハにおける、表面酸化膜/シリコン層界面、シリコン層界面/埋込酸化膜界面、及び、埋込酸化膜/シリコン基板界面における界面欠陥を低減させ、且つ、シリコン層中に金属不純物のゲッタリングサイトを導入するための工程に特徴のあるシリコン半導体装置及びその製造方法に関するものである。

【0002】

【従来の技術】 従来より、シリコン基板とその表面に形成したシリコン酸化膜との界面にシリコンダングリング・ボンドに起因する界面欠陥が存在することが知られており、例えば、現状のプロセスでは 1.0×10^{11} 個/ cm^2 以上存在し、この界面欠陥がデバイス特性の寿命を劣化させたり、製造歩留りを低下させる原因となっている。

【0003】 そこで、従来、このようなシリコン基板/シリコン酸化膜界面に存在するシリコンダングリング・ボンドの影響を消滅させるために、製造プロセス中に、水素(H_2) 或いは重水素(D_2) 雰囲気中で熱処理することによって、シリコンダングリング・ボンドを水素或いは重水素で終端させてきた。

【0004】 この水素或いは重水素による終端処理においては、終端されるシリコンダングリング・ボンドの割

合は終端処理温度に依存し、高温であればあるほど、終端されるシリコンダングリング・ボンドの数は増加する。

【0005】 特に、重水素終端処理の場合には、重水素は水素の2倍の質量数であるので、終端した重水素がその後のプロセス或いはデバイス動作環境でダングリング・ボンドから遊離しにくいので効果が高いものである。

【0006】 また、SOIウェハ、特に、SIMOX (Silicon Implanted OXide) ウェハでは、シリコン/シリコン酸化膜界面は、表面シリコン酸化膜/シリコン層界面、シリコン層/埋込シリコン酸化膜界面、及び、埋込シリコン酸化膜/シリコン基板界面の3ヶ所になるので特に問題になる。

【0007】 また、このSIMOXウェハにおいては、埋込シリコン酸化膜を形成する工程において 1300°C 以上の熱処理を伴うため、熱処理炉を構成する金属元素による汚染の可能性があるので、酸化性雰囲気中で、例えば、 1100°C において熱処理することによってシリコン層中に酸素析出物によるゲッタリングサイトを形成し、このゲッタリングサイトで、汚染金属不純物をゲッタリングしている。

【0008】

【発明が解決しようとする課題】 しかし、水素或いは重水素による終端処理を高温で行って終端されるシリコンダングリング・ボンドの数を増加させても、室温までの冷却速度が遅い場合には、終端させるシリコンダングリング・ボンドの割合が、その冷却温度における割合まで減少してしまうという問題が発生する。

【0009】 即ち、従来の終端処理においては、例えば、 450°C において熱処理したのち、 400°C 程度まで徐々に冷却したのち、 400°C から室温まで急冷しているが、この 400°C までの徐冷工程において一旦シリコンダングリング・ボンドを終端させた水素原子或いは重水素原子が乖離し、 400°C における終端されるシリコンダングリング・ボンドの割合までに減少するという問題がある。

【0010】 そのため、デバイス動作においてドレイン近傍における高電界によって発生したホットキャリアによって、一旦シリコンダングリング・ボンドを終端させた水素原子或いは重水素原子が衝突励起によって離脱する影響が大きく作用し、デバイスが劣化して寿命が短くなるという問題がある。

【0011】 また、近年、シリコン半導体素子製造プロセスは低温化する傾向にあり、例えば、 $900 \sim 1000^\circ\text{C}$ の熱処理が中心となるため、 1100°C 程度の比較的高温熱処理によるゲッタリングサイトの形成が困難になってきており、この点でもデバイス特性の劣化が問題となる。

【0012】 したがって、本発明は、 1000°C 以下の低温処理工程のみで、デバイス特性の劣化を防止するこ

とを目的とする。

【0013】

【課題を解決するための手段】図1は本発明の原理的構成の説明図であり、この図1を参照して本発明における課題を解決するための手段を説明する。図1参照上述の目的を達成するために、本発明は、シリコン半導体装置において、シリコン層3中に空孔集合体欠陥5を 1×10^4 個/ cm^2 以上有するとともに、少なくとも、表面酸化膜4/シリコン層3の界面の界面欠陥6が、 1×10^{11} 個/ cm^2 以下であることを特徴とする。

【0014】この様な空孔集合体欠陥5をゲッタリングサイトとして用いることによって、高温処理工程を必要とする酸素析出物によるゲッタリングサイトを必要とすることなくゲッタリングが可能になり、特に、 1×10^4 個/ cm^2 以上の空孔集合体欠陥密度とすることによって、金属不純物を効果的にゲッタリングすることができる。

【0015】なお、本発明におけるシリコン半導体装置は、通常のシリコン基板1を用いた半導体装置、サファイア等の絶縁性基板1或いはシリコン基板1上に形成したシリコン酸化膜上に結晶性シリコン層を成長させたS O I ウェハ、または、シリコン基板1中に酸素イオンを注入して埋込酸化膜2を形成したS I M O X ウェハ等を意味するものであり、S I M O X ウェハの場合には、界面欠陥6、7、8は、表面酸化膜4/シリコン層3の界面、シリコン層3/埋込酸化膜2の界面、及び、埋込酸化膜2/シリコン基板1の界面の3ヶ所に形成されることになる。

【0016】また、空孔集合体欠陥5からなるゲッタリングサイトは、埋込酸化膜2で分離された表面のシリコン層3の内部、及び、埋込酸化膜2より下のシリコン基板1の内部に形成されることになる。

【0017】また、 1×10^{11} 個/ cm^2 以下の界面欠陥密度とすることによって、水素或いは重水素で終端処理されたシリコンダングリング・ボンドの数が大幅に増加することになり、それによって、デバイス特性の劣化を防止することができる。

【0018】また、本発明は、シリコン半導体装置の製造方法において、シリコン層3の表面に表面酸化膜4を形成したのち、表面酸化処理温度から $40^\circ\text{C}/\text{秒}$ 以上、特に、 $50^\circ\text{C}/\text{秒}$ 以上の冷却速度で冷却する工程を有することを特徴とする。

【0019】この様に、 $40^\circ\text{C}/\text{秒}$ 以上、特に、 $50^\circ\text{C}/\text{秒}$ 以上の冷却速度とすることによって、 $800^\circ\text{C} \sim 1000^\circ\text{C}$ の表面酸化処理工程を利用して空孔集合体欠陥5からなるゲッタリングサイトを、従来より低温工程で形成することが可能になり、特に、低温工程化が進んでいるS I M O X ウェハ等のS O I ウェハに対して好適である。

【0020】この場合の表面酸化膜4の形成雰囲気とし

ては、乾燥酸素、酸素と水素の混合ガス、或いは、酸素と窒素の混合ガスのいずれか1つの酸化性雰囲気を用いることが望ましい。

【0021】また、本発明は、シリコン半導体装置の製造方法において、シリコン層3の表面に表面酸化膜4を形成し、次いで、非酸化性雰囲気中で熱処理を、特に、 $300 \sim 500^\circ\text{C}$ において熱処理を行ったのち、熱処理温度から $40^\circ\text{C}/\text{秒}$ 以上、特に、 $50^\circ\text{C}/\text{秒}$ 以上の冷却速度で冷却する工程を有することを特徴とする。

10 【0022】このように、非酸化性雰囲気中で $300 \sim 500^\circ\text{C}$ において熱処理を行ったのちの冷却速度を、 $40^\circ\text{C}/\text{秒}$ 以上、特に、 $50^\circ\text{C}/\text{秒}$ 以上とすることによって、熱処理工程で終端させたシリコンダングリング・ボンドの割合を冷却過程で低減することがなく、それによって、デバイス特性の劣化を防止することができる。

【0023】この場合の熱処理雰囲気としては、重水素、水素、重水素と窒素の混合ガス、或いは、水素と窒素の混合ガスのいずれか1つの非酸化性雰囲気が好適である。

20 【0024】

【発明の実施の形態】ここで、図2を参照して、本発明の実施の形態のシリコン半導体装置の製造工程を説明する。

図2(a)参照

まず、シリコン基板11に、酸素イオン12をイオン注入したのち、例えば、 1300°C で熱処理を施すことによって注入した酸素イオン12を活性化して埋込酸化膜13を形成し、シリコン基板11と絶縁分離された厚さが、例えば、 $0.1 \mu\text{m}$ の素子形成領域14を形成する。

30 【0025】この時点において、素子形成領域14の表面、素子形成領域14と埋込酸化膜13との界面、及び、埋込酸化膜13とシリコン基板11の界面に 1×10^{11} 個/ cm^2 以上の界面欠陥15~17が発生している。また、埋込酸化膜13を形成する際の高熱処理工程に伴って、シリコン基板11及び素子形成領域14が金属元素に汚染されている可能性が高いものである。

【0026】図2(b)参照

40 次いで、 1000°C 以下、例えば、 800°C のDRY酸素雰囲気中で100分間熱処理を施すことによって、素子形成領域14の表面に、厚さが、例えば、 10 nm の熱酸化膜18を形成する。なお、この時点では、空孔集合体欠陥は、観察できない程度の密度である。

【0027】図2(c)参照

引き続いて、 800°C から室温まで、 $40^\circ\text{C}/\text{秒}$ 以上の降温速度、例えば、 $50^\circ\text{C}/\text{秒}$ の降温速度で降温する。この状態で、素子形成領域14の表面を硝酸+酢酸+フッ酸からなる混合液を用いてエッチングを行ったのち、その表面を顕微鏡観察したところ、空孔集合体欠陥19の密度は、 1.9×10^4 個/ cm^2 であった。なお、

図示を省略しているが、当然、埋込酸化膜13より下側のシリコン基板11中にも空孔集合体欠陥が形成される。

【0028】図2(d)参照

次いで、300～500℃、例えば、450℃の3%水素を窒素ガスで希釈した水素+窒素からなる混合ガス中で30分間熱処理を施したのち、450℃から室温まで、40℃/秒以上の降温速度、例えば、50℃/秒の降温速度で降温する。

【0029】この状態で、電子スピン共鳴(E SR: E lectron Spin Resonance)法を用いて、熱酸化膜18/素子形成領域14の界面の界面

欠陥センター(P₁)を測定したところ、界面欠陥17の密度は 1.0×10^{11} 個/cm²であり、処理前の 1.2×10^{11} 個/cm²に比べて、界面欠陥17が、2割程度低減していることが理解される。なお、埋込酸化膜13に起因する界面欠陥15、16も当然低減する。

【0030】このような2段階の熱処理工程は、上記の条件に限られるものではないので、他の条件を採用した変形を、表1及び表2を参照して説明するが、まず、表1を参照して急冷処理を伴う熱酸化膜の形成工程の変形例を説明する。

【表1】

試料	ガス雰囲気	温度(℃)	時間(分)	空孔集合体欠陥密度(個/cm ²)
A	DRY酸素	800	100	1.9×10^4
B	DRY酸素	900	30	4.1×10^4
C	DRY酸素	1000	10	8.6×10^4
D	酸素+水素	800	10	2.3×10^4
E	酸素+窒素	800	20	2.5×10^4

【0031】表1に示すように、熱酸化膜の形成工程に伴う急冷処理については、上記の実施の形態を含めて5つの試料A～Eについて行った。なお、試料Aは、上で説明した実施の形態そのものである。

【0032】試料Bで示すように、DRY酸化雰囲気及び降温速度は試料Aと同じ条件とし、温度を900℃に高めるとともに、処理時間を30分と短縮した場合には、空孔集合体欠陥の密度は 4.1×10^4 個/cm²と試料Aの2倍以上となり、また、試料Cで示すように、DRY酸化雰囲気及び降温速度は試料Aと同じ条件とし、温度を1000℃にさらに高めるとともに、処理時間を10分とさらに短縮した場合には、空孔集合体欠陥の密度は 8.6×10^4 個/cm²と試料Bの2倍以上となった。

【0033】一方、試料Dで示すように、熱処理温度及び降温速度は試料Aと同じ条件とし、熱処理雰囲気を水素ガスで希釈した50%酸素ガスとするとともに、熱処理時間を10分とした場合には、空孔集合体欠陥の密度は 2.3×10^4 個/cm²と試料Aの2割増しとなり、また、試料Eで示すように、熱処理温度及び降温速度は試料Aと同じ条件とし、熱処理雰囲気を窒素ガスで希釈した50%酸素ガスとするとともに、熱処理時間を10分とした場合には、空孔集合体欠陥の密度は 2.5×10^4 個/cm²と試料Aの3割増しとなった。この場合には、熱処理時間による変動は少ないので、希釈ベースガスとしては、窒素ガスより水素ガスが好適であると考えられる。

【0034】以上を纏めた表1から明らかなように、熱

酸化処理後の降温速度を50℃/秒とすることによって、800～1000℃の比較的低温処理によっても、急冷処理を施すことによって、ゲッタリングサイトとなる空孔集合体欠陥を 1×10^4 個/cm²以上形成することが可能になる。

【0035】この場合、熱酸化温度が高いほど空孔集合体欠陥は多くなり、また、純粋なDRY酸素よりも、水素或いは窒素で希釈した酸素ガスを用いた方が空孔集合体欠陥は多くなることが理解される。但し、この場合の降温速度は50℃/秒に限られるものではなく、40℃/秒以上であれば良い。

【0036】次に、図3及び表2を参照して界面欠陥低減のための急冷処理を伴う熱処理工程の変形例を説明する。

図3参照

図3は、界面欠陥密度の熱処理条件依存性を示す図であり、図においては、上記の熱処理前の試料A、試料Aに対して、上記の実施の形態で説明した条件で熱処理を行った試料A₁、熱処理温度、時間、及び、降温速度を試料A₁と同じにした条件で、雰囲気ガスを窒素で希釈した3%重水素雰囲気にした試料A₂、熱処理温度及び降温速度を試料A₁と同じにするとともに、処理時間を120分間に延長した条件で、雰囲気ガスを窒素で希釈した3%重水素雰囲気にした試料A₃のE SR法による測定結果について示した。

【0037】この場合の界面欠陥面積密度、即ち、界面欠陥センターP₁の量は、各測定曲線における3356 Gauss-3360 Gaussにおけるピークt oピークの値

から求めるものであり、 $A \rightarrow A_1 \rightarrow A_2 \rightarrow A_3$ の順でピーク t_0 ピークの値が小さくなっており、界面欠陥センサー P_1 の量が小さくなっていることが理解される。なお、各測定曲線における3366ガウス-3370ガウスにおけるピーク t_0 ピークの値、即ち、界面欠陥セン

ター P_2 の量は、シリコン基板11の裏面の $j u s t$ 面における界面欠陥を示すものである。

【0038】この様な測定結果を7種類の試料について示したのが表2である。

【表2】

試料	ガス雰囲気	温度(℃)	時間(分)	界面欠陥面積密度 (個/cm ²)
A	処理なし			1.2×10^{11}
A ₁	水素+窒素	450	30	1.0×10^{11}
A ₂	重水素+窒素	450	30	0.8×10^{11}
A ₃	重水素+窒素	450	120	0.7×10^{11}
A ₄	水素	450	30	1.0×10^{11}
A ₅	重水素	450	30	0.7×10^{11}
A ₆	重水素	300	120	1.0×10^{11}
A ₇	重水素	500	30	0.8×10^{11}

【0039】表2に示すように、急冷処理の伴う熱酸化膜の形成工程については、上記試料Aに対して、上記試料A₁～A₃を含めて7種類の処理を行った。なお、試料A、即ち、処理前の界面欠陥面積密度は 1.2×10^{11} 個/cm²であり、上述の実施の形態の条件で熱処理を行った結果(A₁)、 1.0×10^{11} 個/cm²に低減した。

【0040】試料A₂に示すように、熱処理温度、時間、及び、降温速度を試料A₁と同じにした条件で、雰囲気ガスを窒素で希釈した3%重水素雰囲気にした場合には、界面欠陥面積密度は 0.8×10^{11} 個/cm²と試料A₁の2割減となり、また、試料A₃で示すように、熱処理温度及び降温速度を試料A₁と同じにした条件で、雰囲気ガスを窒素で希釈した3%重水素雰囲気にするとともに、処理時間を120分間に延長した場合には、界面欠陥面積密度は 0.7×10^{11} 個/cm²と試料A₁の3割減となり、同じ条件の場合には、処理時間が長いほど界面欠陥面積密度が低減することが理解される。

【0041】一方、試料A₄で示すように、熱処理温度、処理時間、及び、降温速度は試料A₁と同じにした条件で、雰囲気ガスを水素雰囲気にした場合には、界面欠陥面積密度は 1.0×10^{11} 個/cm²と試料A₁と同じになった。

【0042】また、試料A₅で示すように、熱処理温度、処理時間、及び、降温速度は試料A₂と同じにした条件で、雰囲気ガスを重水素雰囲気にした場合には、界面欠陥面積密度は 0.7×10^{11} 個/cm²と試料A₂の1割強低減した。

【0043】また、試料A₆で示すように、雰囲気を試料A₅と同じ重水素にした条件で、熱処理温度を300℃に降下するとともに、処理時間を120に延長した場

合には、界面欠陥面積密度は 1.0×10^{11} 個/cm²と試料A₁と同じになり、試料A₇で示すように、雰囲気及び処理時間を試料A₅と同じにした条件で、熱処理温度を500℃に上昇した場合には、界面欠陥面積密度は 0.8×10^{11} 個/cm²と試料A₂と同じになった。

【0044】表2から明らかなように、熱処理後の降温速度を50℃/秒とすることによって、熱処理温度で規定される界面欠陥面積密度をほぼ保ったままで室温まで冷却することが可能になる。但し、この場合の降温速度は50℃/秒に限られるものではなく、40℃/秒以上であれば良い。

【0045】A₁とA₂との対比、及び、A₂とA₅との対比から雰囲気ガスとしては、水素より重水素の方が界面欠陥低減効果が大いことが理解される。これは、重水素の質量数が水素の質量数の2倍であるため、シリコンダングリング・ボンドを終端した重水素が、水素に比べてその後の処理によって遊離する確率が小さいためと考えられる。

【0046】また、A₁～A₃とA₄～A₇との対比からは、純粋の水素或いは重水素の方が効果があるが、窒素を希釈ガスに用いてもほぼ同等の効果が得られるため、発火性を考慮すると、窒素希釈ガスを用いることが望ましい。

【0047】また、A₅～A₇の対比からは、熱処理温度が高すぎると、運動エネルギーが大きすぎて一旦終端した原子が再遊離して終端効果が低下するので、500℃以下にすることが望ましく、熱処理温度が低すぎると、シリコンダングリング・ボンドを終端させるための運動エネルギーが小さすぎて終端確率が低減して終端効果が低下するので、300℃以上にすることが望ましいことが理解される。

【0048】また、これらの界面欠陥低減効果は、表面酸化膜／シリコン層界面に限られるものではなく、シリコン層／埋込酸化膜界面、及び、埋込酸化膜／シリコン基板界面に対しても効果があるものであり、それによって、バックゲート電圧の安定化等に寄与するものである。

【0049】以上、本発明の実施の形態を説明してきたが、本発明は実施の形態に記載した構成に限られるものではなく、各種の変更が可能である。例えば、上記の実施の形態の説明においては、酸化膜／シリコン界面が3ヶ所にあるSIMOX基板について説明しているが、表面に酸化膜を形成したシリコン基板上にアモルファスシリコン膜を堆積したのち、光アニールにより単結晶化した他のSOI基板を用いても良いものである。

【0050】また、本発明は、所謂狭義のSOI基板に限られるものではなく、SOS(Silicon on Sapphire)基板等の広義のSOI基板に対しても適用されるものであり、狭義のSOI基板と同様の効果がえられる。

【0051】また、本発明は、SOI基板に限られるものではなく、通常のパルクシリコン基板に対しても適用されるものであり、シリコン基板表面における界面欠陥の低減に効果があるものである。

【0052】ここで、再び、図1を参照して、本発明の詳細な特徴を説明する。

図1参照

(付記1) シリコン層3中に空孔集合体欠陥5を 1×10^4 個/cm² 以上有するとともに、少なくとも、表面酸化膜4と前記シリコン層3の界面の界面欠陥6が、 1×10^{11} 個/cm² 以下であることを特徴とするシリコン半導体装置。

(付記2) シリコン層3の表面に表面酸化膜4を形成したのち、前記表面酸化温度から40℃/秒以上の冷却速度で冷却する工程を有することを特徴とするシリコン半導体装置の製造方法。

(付記3) 上記冷却速度が、50℃/秒以上であることを特徴とする付記2記載のシリコン半導体装置の製造方法。

(付記4) 上記の表面酸化膜4の形成雰囲気、乾燥酸素、酸素と水素の混合ガス、或いは、酸素と窒素の混合ガスのいずれか1つの雰囲気であることを特徴とする付記2または3に記載のシリコン半導体装置の製造方法。

(付記5) 上記の表面酸化膜4の形成温度が、800℃以上であることを特徴とする付記2乃至4のいずれか1に記載のシリコン半導体装置の製造方法。

(付記6) シリコン層3の表面に表面酸化膜4を形成し、次いで、非酸化性雰囲気中で熱処理を行ったのち、前記熱処理温度から40℃/秒以上の冷却速度で冷却する工程を有することを特徴とするシリコン半導体装置の

製造方法。

(付記7) 上記冷却速度が、50℃/秒以上であることを特徴とする付記6記載のシリコン半導体装置の製造方法。

(付記8) 上記熱処理雰囲気が、重水素、水素、重水素と窒素の混合ガス、或いは、水素と窒素の混合ガスのいずれか1つの雰囲気であることを特徴とする付記6または7に記載のシリコン半導体装置の製造方法。

(付記9) 上記の熱処理温度が、300℃～500℃であることを特徴とする付記6乃至8のいずれか1に記載のシリコン半導体装置の製造方法。

(付記10) 上記表面酸化膜4の形成に先立って、シリコン基板1中に酸素イオンを注入して埋込酸化膜2を形成する工程を有していることを特徴とする付記2乃至9のいずれか1に記載のシリコン半導体装置の製造方法。

【0053】

【発明の効果】本発明によれば、熱酸化処理後の降温工程を40℃/秒以上の急冷工程としているので、酸素析出物を用いることなく、比較的低温でゲッタリングサイトを形成することができ、汚染不純物によるデバイス特性の劣化を防止することができる。

【0054】また、界面欠陥低減処理のための熱処理後の降温工程を40℃/秒以上の急冷工程としているので、熱処理温度において終端させたシリコンダングリング・ボンドが降温工程において再活性化することがないので、ホットキャリアによるデバイス寿命の低下を抑制することができ、ひいては、シリコン半導体装置の信頼性の向上に寄与するところが大い。

【図面の簡単な説明】

【図1】本発明の原理的構成の説明図である。

【図2】本発明の実施の形態の製造工程の説明図である。

【図3】界面欠陥密度の熱処理条件依存性の説明図である。

【符号の説明】

- 1 シリコン基板
- 2 埋込酸化膜
- 3 シリコン層
- 4 表面酸化膜
- 5 空孔集合体欠陥
- 6 界面欠陥
- 7 界面欠陥
- 8 界面欠陥
- 11 シリコン基板
- 12 酸素イオン
- 13 埋込酸化膜
- 14 素子形成領域
- 15 界面欠陥
- 16 界面欠陥

11

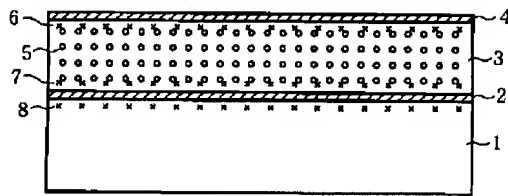
12

17 界面欠陥
18 熱酸化膜

19 空孔集合体欠陥

【図1】

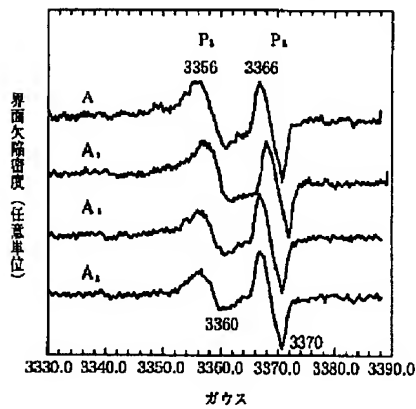
本発明の原理的構成の説明図



1: シリコン基板 5: 空孔集合体欠陥
2: 熱酸化膜 6: 界面欠陥
3: シリコン層 7: 界面欠陥
4: 表面酸化膜 8: 界面欠陥

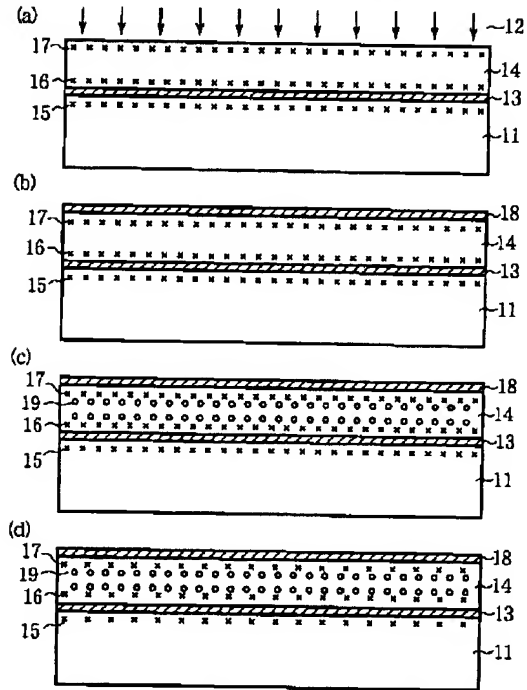
【図3】

界面欠陥密度の熱処理条件依存性の説明図



【図2】

本発明の実施の形態の製造工程の説明図



11: シリコン基板 14: 素子形成領域 17: 界面欠陥
12: 酸素イオン 15: 界面欠陥 18: 熱酸化膜
13: 熱酸化膜 16: 界面欠陥 19: 空孔集合体欠陥

フロントページの続き

F ターム(参考) 5F032 AA07 AA09 DA43 DA63 DA74
5F058 BA04 BA05 BB06 BC02 BF62
BF76 BH02 BH05 BJ01